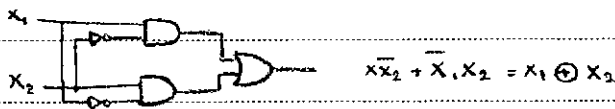


\* تعداد ورودیها و خروجیهای هر gate به علت اینکه از ترانزیستور ساخته شده اند دارای محدودیت می باشد fan in و fan out می باشد.

\* AND Gate ساده ترین ورودی را از خود عبوری دهم ، چون در تعداد ورودی AND از زمین استفاده می کنند. OR Gate ساده ترین ورودی را از خود عبوری دهم. NAND مثل کمترین ورودی را از خود عبوری دهم و NOR مثل بیشترین ورودی را از خود عبوری دهم. XOR به ازای تعداد ورودی می باشد. XNOR به ازای تعداد ورودیهای زوج ، «پار» را نتیجه خواهد داد.

\* تحلیل مدار یعنی پیدا کردن عملکرد مدار در ساختن مدار منطقی ساده (Forward <- Reverse Engineering) Reverse Engineering



\* مدارهای ترکیبی از معادلات کابینی که به دو صورت SOP و POS هستند برای سنجیده نمودن آنها از در روش Karna-Map ، Quine-McClusky استفاده می شود.

\* Negative logic : در مدارات CMOS حل می کنند حرارت می نینم و مدارات Bipolar حل می کنند حرارت می نینم. آلترودها با سرعت پایین نسبت به حرارت می نینم. آلترودها حامل بار مثبتی هستند و حرارت آنها تولید حرارت می نینم که خود مانع سرعت است. مدارهای حاملیوی از تولید حرارت ، بجای استفاده از دیتا زوری غیر به عنوان فعال کننده ، دیتا زور منفی را فعال کننده قرار می دهم.

\* implicant زنجی است که حداقل دارای یک نقطه «پار» از جدول ارزشهاک ترکیب است.  
\* prime implicant زنجی است که مناطقی از ترکیب های پوشاننده است که تابع نمی تواند آنها را پوشانند.

\* در مدارات + به NOR بیشتر به دردی خود ، اگر مدار - باشد NAND بیشتر به دردی خود می خورد.

\* برای مدارات ترکیبی به True Table ، Karna-Map ، اصیاج داریم برای مدارهای ترکیبی از Moore و Mealy استفاده می نینم.

Subject:

Year. Month. Date. ( )

تبدیل Mealy زیر را به Moore تبدیل کنید

	0	1	
$q_1$	$q_2, 0$	$q_3, 1$	
$q_2$	$q_1, 0$	$q_2, 0$	
$q_3$	$q_3, 1$	$q_1, 1$	

 $\Rightarrow$ 

	0	1	out
$q_{10}$	$q_2$	$q_3$	0
$q_{11}$	$q_2$	$q_3$	1
$q_{20}$	$q_1$	$q_2$	0
$q_{30}$	$q_3$	$q_1$	1

تبدیل Moore زیر را به Mealy تبدیل کنید

	0	1	
$q_1$	$q_2$	$q_3$	0
$q_2$	$q_1$	$q_4$	1
$q_3$	$q_2$	$q_2$	0
$q_4$	$q_1$	$q_4$	1

 $\Rightarrow$ 

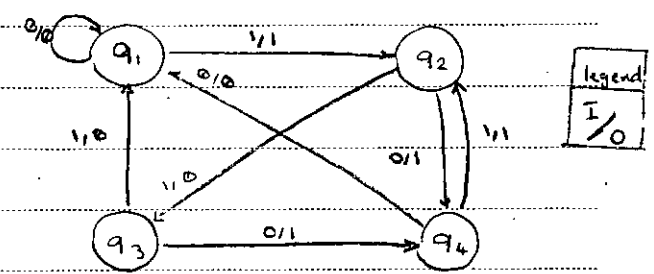
	0	1
$q'_1$	$q'_{2,1}$	$q'_{3,0}$
$q'_2$	...	...
$q'_3$		
$q'_4$		

خروجی جدول زیر پس از دریافت  $X = 10011$  چیست؟

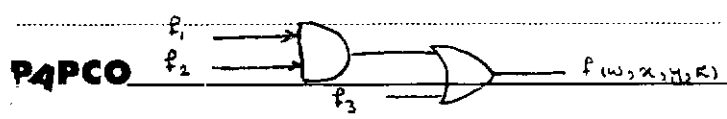
	0	1
$q_1$	$q_1, 0$	$q_2, 1$
$q_2$	$q_4, 1$	$q_3, 0$
$q_3$	$q_1, 0$	$q_4, 1$
$q_4$	$q_2, 1$	$q_1, 0$

input	X	1	0	0	1	1	
state	I.S	$q_1$	$q_2$	$q_4$	$q_2$	$q_3$	$q_4$
output	Z	1	1	1	0	1	

state diagram مربوطه رسم کنید



Given the following circuit determine the functions  $f_2$  &  $f_3$  if  $f_1 = x\bar{y} + \bar{x}z$  and the overall transmission function is to be  $f(w, x, y, z) = \sum (0, 4, 9, 10, 11, 12)$



$wz$	00	01	11	10
00	1	1		
01				1
11				1
10				1

$\Rightarrow f = \bar{w}y\bar{z} + y\bar{z} + w\bar{x}z + yw\bar{z} = \sum (0, 4, 9, 10, 11, 12)$

$f = f_1 \cdot f_2 + f_3 = ((x\bar{z} + \bar{x}z)f_2) + f_3$

$yz$	00	01	11	10
00		1	1	
01	1			1
11	1			1
10		1	1	

$\Rightarrow f_1 = \sum (1, 3, 4, 6, 9, 11, 12, 14)$

Don't Care - به مفهوم عدد استفاده نمی‌شود:

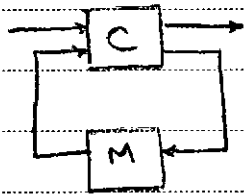
فرقی نمی‌کند.

تعداد کمینه است.

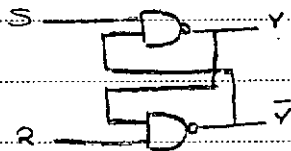
همه نیست و یکی اتفاق نمی‌افتد.

: Memory Elements \*

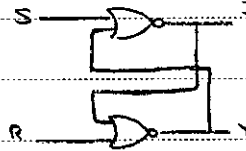
S-R flip flop



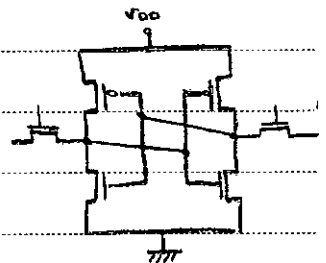
NAND



NOR



VLSI



$Q/\bar{Q}$	00	01	11	10
0	0	0	1	1
1	1	0	0	0

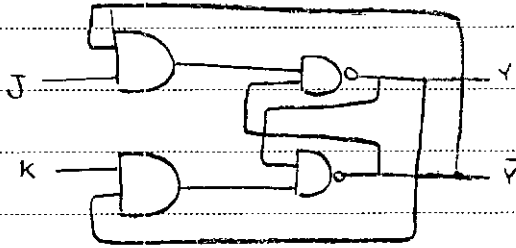
$Y = S + R\bar{Q}$

$Q$	$\bar{Q}$	$S$	$R$
0	0	0	1
0	1	1	0
1	0	0	1
1	1	1	0

Subject: \_\_\_\_\_

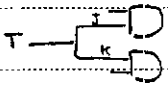
Year. \_\_\_\_\_ Month. \_\_\_\_\_ Date. ( )

J-K flip flop •



J\K	00	01	11	10
0	0	0	1	1
1	1	0	0	1

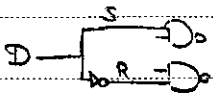
T flip flop •



T\y	0	1
0	0	1
1	1	0

$$Y = \bar{T}y + Ty$$

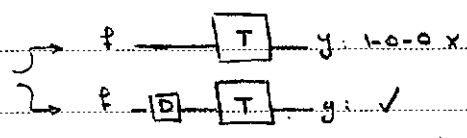
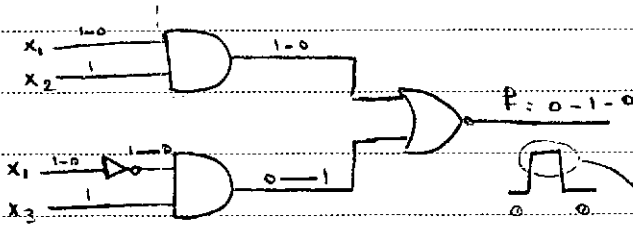
D flip flop •



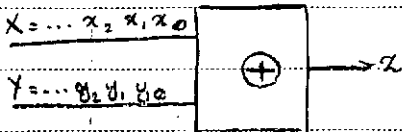
D\y	0	1
0	0	1
1	0	1

$$Y = D$$

static zero hazard ✓

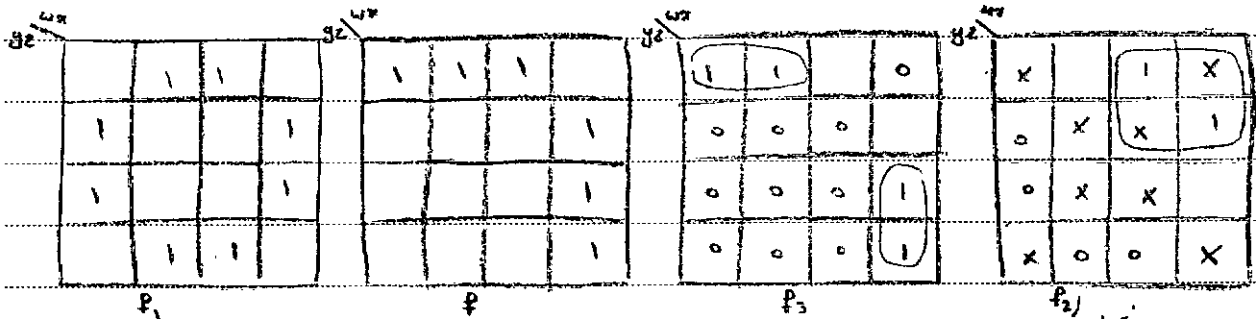


serial adder ✓



x\y	00	01	11	10
0	0,0	0,1	0,0	0,1
1	0,1	1,0	1,1	1,0

$P_1 = x\bar{z} + \bar{x}z$ ,  $F(w,x,y,z) = \sum(0,4,9,10,11,12)$



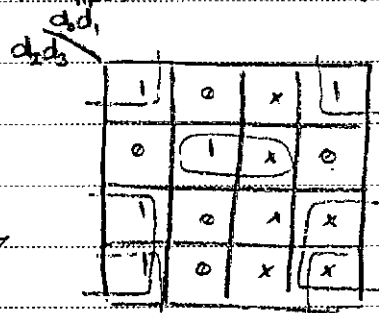
$P_1=1, P_3=0 \Rightarrow P_2=1$

$P_1=0, P_3=0 \Rightarrow P_2=x$

$P_1=1, P_3=1 \Rightarrow P_2=x$

$P_2 = \bar{y}w$   
 $P_2 = \bar{w}\bar{y}z + w\bar{x}y$  } minimal

A BCD message appears in 4-input lines of a switching circuit. Design a network which produces an output 1 whenever the input combination is 0, 2, 3, 5 or 8.



$F = \bar{d}_1\bar{d}_2 + d_1\bar{d}_2d_3 + \bar{d}_1d_2$

چون BCD در 9 تا 15 دارای بیش از یک 1 است

Prime implicant تابع Quine - McClusky

a)  $F(w,x,y,z) = \sum(1,5,6,12,13,14) + \sum\phi(2,4)$

b)  $F(w,x,y,z) = \sum(0,1,4,5,6,7,9,11,15) + \sum\phi(10,14)$

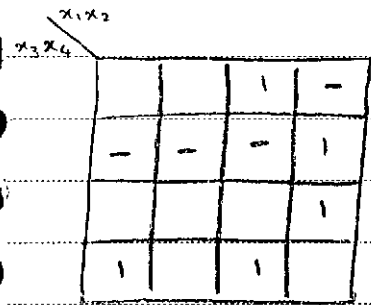
solution a)

				1	5	6	12	13	14
1	0	0	0	1	1,5	0	0	1	Ⓐ
2	0	0	1	0	2,6	0	1	0	Ⓑ
4	0	1	0	0	4,5	0	1	0	✓
5	0	1	0	1	4,6	0	1	0	✓
6	0	1	1	0	4,12	1	0	0	✓
12	1	1	0	0	5,13	1	0	1	✓
13	1	1	0	1	6,14	1	1	0	✓
14	1	1	1	0	12,14	1	1	0	✓
					12,13	1	1	0	✓

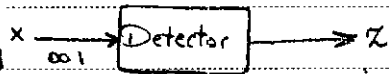
  

	1	5	6	12	13	14
A	Ⓐ	x				
B			x			
C		x		x	Ⓐ	
D			x	x		Ⓐ

$F = \bar{w}\bar{y}z + x\bar{y} + w\bar{x}$



Prime implicant های جدول کارتری زیر را بدست آورید. سپس آن‌ها را -  
 Quine - McClusky تبدیل کنید.

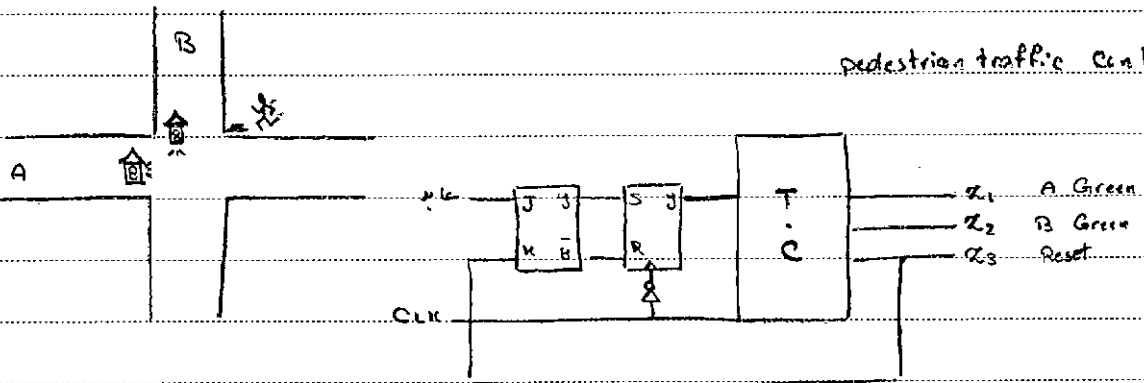


sequence detector 001

state	0	1
q <sub>0</sub>	q <sub>0,0</sub> 0	q <sub>1,0</sub> 0
q <sub>1</sub>	q <sub>0,1</sub> 0	q <sub>1,1</sub> 0
q <sub>2</sub>	q <sub>2,0</sub> 0	q <sub>1,2</sub> 1

q<sub>0</sub>: آخرین ورودی صفر بوده است.  
 q<sub>1</sub>: آخرین ورودی 1 بوده است.  
 q<sub>2</sub>: آخرین ورودی صفر بوده است.

pedestrian traffic controller



چراغ هر طرف یک دقیقه سبز است. وقتی عابر پیاده راست را داد، پس از آن دوره چراغ سبز 2 دقیقه (تو) چراغ قرمز می‌شود تا عابر پیاده از سبز به طرفی نوشتن رسیده است داده می‌شود. در Traffic Controller طراحی کنید T-Flip Flop.

		0	1	
q <sub>0</sub> : سبز A و سبز B قرمز	q <sub>0</sub>	q <sub>0,0</sub> 010	q <sub>2,0</sub> 000	خروجی Reset برای اطلاع پد
q <sub>1</sub> : قرمز A و سبز B قرمز	q <sub>1</sub>	q <sub>0,1</sub> 100	q <sub>3,0</sub> 000	مسئله دادن به عابر است یعنی پد
q <sub>2</sub> : هر دو قرمز و A سبز بوده	q <sub>2</sub>	q <sub>1,0</sub> 010	q <sub>2,1</sub> 001	2 دقیقه با اطلاع می‌کند.
q <sub>3</sub> : هر دو قرمز و B سبز بود	q <sub>3</sub>	q <sub>0,2</sub> 100	q <sub>3,1</sub> 001	

جدول دور دوم را با  $T$  و  $P$  بسازید و سطرهای  $X$  را

در این جا اصلاح کنید.  $T$  و  $P$  را در این ۳ حالت  $A$ ،  $B$ ،  $C$  بنویسید.

۹۱  $q_2, q_3$  Gray code است.  $q_1$  را در  $q_2$  و  $q_3$  اصلاح کنید تا state assignment درست شود.

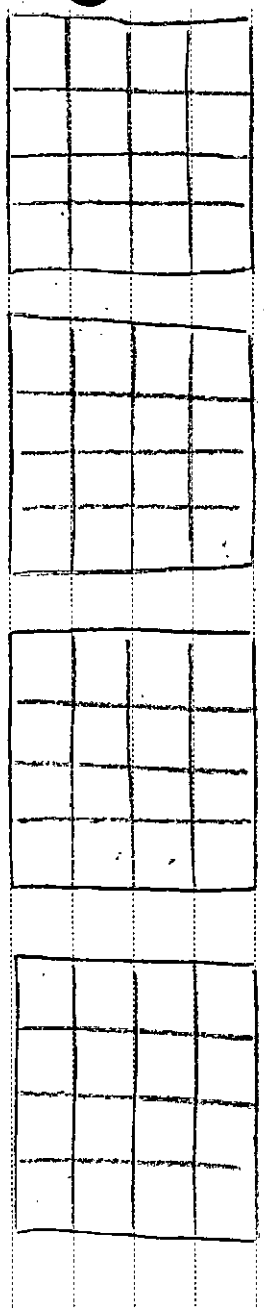
۹۲  $q_4, q_5$  را در  $q_2, q_3$  اصلاح کنید تا state assignment درست شود.

۹۳  $q_2, q_3$  را در  $q_4, q_5$  اصلاح کنید تا state assignment درست شود.

۹۴  $q_4, q_5$  را در  $q_2, q_3$  اصلاح کنید تا state assignment درست شود.

۹۵  $q_2, q_3$  را در  $q_4, q_5$  اصلاح کنید تا state assignment درست شود.

Gray Code	$i$	Present State	Next State	$T_3$	$T_2$	$T_1$	$X$
000	$q_1$	000	001	0	0	1	0
001	$q_2$	001	011	0	1	1	0
011	$q_3$	001	010	0	1	1	1
110	$q_4$	011	110	1	1	1	0
111	$q_5$	011	111	1	1	1	0
101	$q_1$	101	100	0	0	1	0
100	$q_2$	100	101	0	0	1	0



کتاب روش تریست در این باره مطالبی دارد. با توجه به این مطالب و روش تریست در جدول زیر نتایج را بنویسید.  $X$  را درست و  $q$  را صحیح بنویسید.

مانع	$q_1$	$q_2$	$X$	1
$q_1$	0	0	0	1
$q_2$	0	0	0	1
$q_3$	0	0	0	1
$q_4$	0	0	0	1
$q_5$	0	0	0	1

طراحی کنید  $D$  ff +  $T$  ff, serial address  $x_1, x_2$

P.S	Inputs	N.S	out	D		T	
				$x_1$	$x_2$	$y_1$	$y_2$
0	00	0	0	0	0	0	0
	01	0	1	0	0	0	0
	10	0	1	0	0	0	0
	11	1	0	1	1	1	0
1	00	0	1	0	1	0	0
	01	1	0	1	0	0	0
	10	1	0	1	0	0	0
	11	1	1	1	0	0	0

$D = x_1 x_2 + x_1 y_1 + x_2 y_2$        $T = x_1 x_2 y_1 + x_1 x_2 y_2$

$x_2 = x_1 \oplus x_2 \oplus y_2$

J-K ff       $J = x_1 x_2$        $K = \bar{x}_1 \bar{x}_2$

سپس J-K ff را state assignment کنید

A	X	Y	D		y <sub>1</sub>	y <sub>2</sub>
			$y_1$	$y_2$		
q <sub>1</sub>	q <sub>3</sub>	q <sub>2</sub>	0	0	0	0
q <sub>2</sub>	q <sub>4</sub>	q <sub>1</sub>	0	1	1	0
q <sub>3</sub>	q <sub>1</sub>	q <sub>3</sub>	1	0	1	0
q <sub>4</sub>	q <sub>2</sub>	q <sub>3</sub>	1	1	0	1

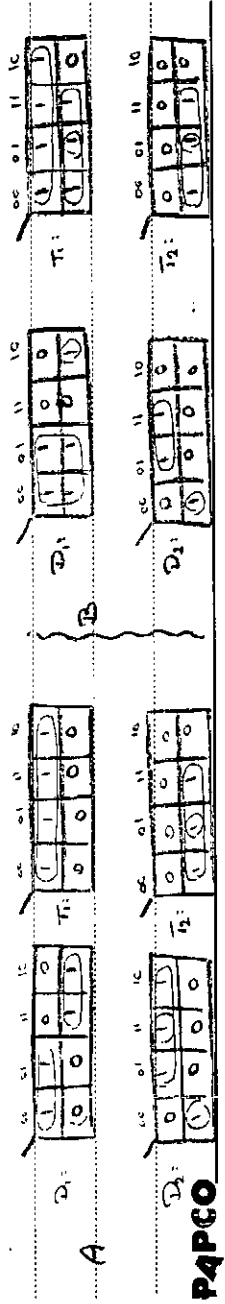
$T$  ff را حاصل کنید  
بازید و تعریف کنید

A:  $D_1 = \bar{I} \bar{x}_1 + I x_1$        $D_2 = \bar{I} \bar{x}_2 + \bar{I} x_1 + I \bar{x}_1 \bar{x}_2$   
 $T_1 = \bar{I}$        $T_2 = I \bar{x}_1 + I x_2$

A	P.S	I	N.S	D	T	
						00
	01	1	0	1	0	1
	10	1	0	0	0	1
	11	0	1	0	0	0

B:  $D_1 = \bar{x}_1 + I x_1 \bar{x}_2$        $D_2 = I \bar{x}_2 + I x_1 \bar{x}_2$   
 $T_1 = \bar{I} + I \bar{x}_1 + I x_2$        $T_2 = I \bar{x}_1 + I x_2$

B	P.S	I	N.S	D	T	
						00
	11	0	1	0	0	1
	10	0	0	0	0	1
	01	1	1	0	1	0





در روش کدگذاری A ساده می شود که مدار حاصل از TPP از مدار مشابه کدگذاری B مختصر است، زیرا تغییرات بیشتری بین کدهای حالتی که بیشتر به هم تبدیل می شوند وجود دارد. تغییر بیشتر، تعداد بیشتری در جدول کدگذاری TPP القای کند و استفاده تری می سازد. در مقابل، DPP در کدگذاری A، طراحی TPP ترجیح دارد.

در روش کدگذاری B دیده می شود که با توجه به اشتراک دو  $T_0$  و  $T_1$  در  $minterms$  این طراحی از DPP مختصرتر باشد. در مقابل طراحی DPP این روش در روش کدگذاری A به ترجیح می رسد. چون اصولاً در کدگذاری B حالتی که به هم نزدیکتر است، تعداد کدهای بیشتری کدگذاری شده اند. در جدول کدگذاری DPP کدهای بیشتری را القای کند.

$$TPP_A > TPP_B > DPP_B > DPP_A$$

\* چه سودی را می توان minimize کرد؟

Completely Specified Tables → don't care in

State "q'" of table "M'" covers state "q" of table "M", if the output sequence of "M'" in initial state "q'" and "M" in initial state "q" are identical for any input sequence.

Table "M'" covers (is equivalent to) table "M", if every state of "M" is covered by some state of "M'".

If "M" is covered by "M'" which has less number of states than "M", then some states of "M" are covered by one state of "M'" which these states are called equivalent.

	0	1
q <sub>1</sub>	q <sub>3,0</sub>	q <sub>4,1</sub>
q <sub>2</sub>	q <sub>3,1</sub>	q <sub>2,0</sub>
q <sub>3</sub>	q <sub>4,1</sub>	q <sub>1,0</sub>
q <sub>4</sub>	q <sub>1,1</sub>	q <sub>3,0</sub>

q <sub>2</sub>	X X
q <sub>3</sub>	X X
q <sub>4</sub>	X X
	q <sub>1</sub> q <sub>2</sub> q <sub>3</sub>

	0	x	1
$q_1$	$q_3, 0$	$q_2, 0$	
$q_2$	$q_3, 0$	$q_4, 0$	
$q_3$	$q_5, 0$	$q_6, 0$	
$q_4$	$q_5, 1$	$q_1, 1$	
$q_5$	$q_1, 0$	$q_2, 0$	
$q_6$	$q_5, 0$	$q_4, 0$	

$q_2$	$q_2, q_4$		
$q_3$	$q_3, q_5$	$q_3, q_5$	
$q_4$	$q_2, q_6$	$q_4, q_6$	
$q_5$	$q_3, q_1$	$q_5, q_1$	
$q_6$	$q_3, q_5$	$q_6, q_4$	$q_1, q_5$

$\Rightarrow q_1 \sim q_3$   
 $q_1 \sim q_5$   
 $q_2 \sim q_6$   
 $q_3 \sim q_5$

$\Rightarrow q_1 \sim q_3 \sim q_5 \sim q_2 \sim q_6$

\*  $q_1, q_3, q_5, q_2, q_6$  state covered  
 در این صورت  $q_4$  را می بینیم

$q_1 \sim q_3 \sim q_5 = A$   
 $q_2 \sim q_6 = B$   
 $q_4 = C$

	0	x	1
A	$A, 0$	$B, 0$	
B	$A, 0$	$C, 0$	
C	$A, 1$	$A, 1$	

\*  $q_4$  state closed  
 Next state  $q_1, q_3, q_5$  است (A) می باشد

\* جدول  $M'$  را نسبت به  $M$  تغییر دادیم

: Lemma 1 \*

For a completely specified table  $M$ , if  $q_i \sim q_k$  and  $q_k \sim q_j \Rightarrow q_i \sim q_j$

: proof

Assume  $q_i \not\sim q_j$

$\exists I$  such that  $Z_i \neq Z_j$  but

$q_i \sim q_k$ , for input  $I$ ,  $Z_i = Z_k$

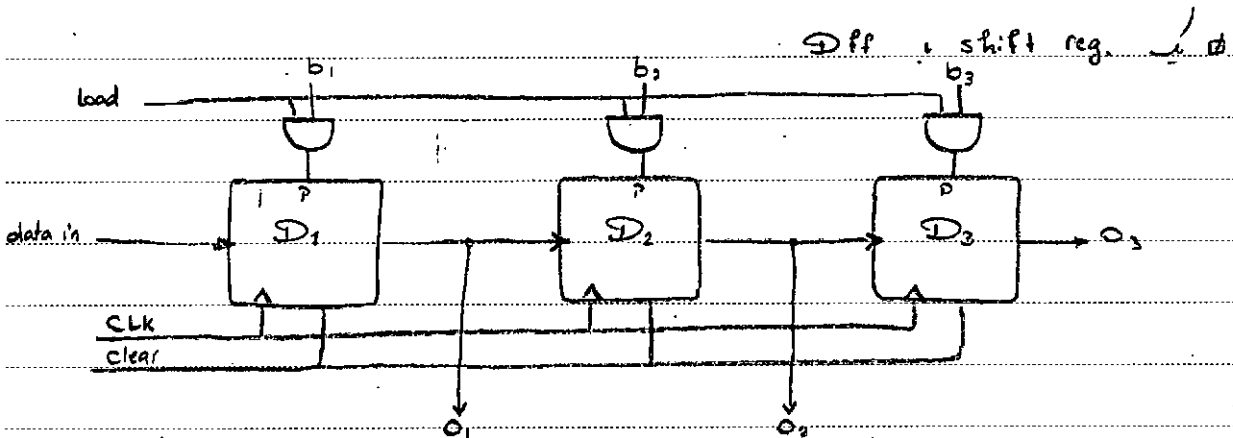
$q_j \sim q_k$ , for input  $I$ ,  $Z_j = Z_k \Rightarrow Z_i = Z_k$

: Lemma 2 \*

For a completely specified table in  $M_n$ , if the set of states  $q_1, q_2, \dots, q_p$  are all equivalent to  $q_n$  that the set of states  $\phi = \{q_1, q_2, \dots, q_p, q_n\}$  are equivalent.

: Proof

If the set  $\phi$  is not equivalent there exist two states  $q_i \neq q_j$  such that  $q_i \neq q_j$  but  $q_i \sim q_n, q_j \sim q_n \Rightarrow q_i \sim q_j$  X



ring counter : shift reg. : reg.   
 \* سه حالتی احتمالی به طریقی نماند  
 یک counter ۸ بی طریقی نماند. T.F.F.

	P.S	N.S	T	0000	0001	0010	0011
q0	0 0 0 0	0 0 1	0 0 1	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q1	0 0 1	0 1 1	0 1 0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q2	0 1 1	0 1 0	0 0 1	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q3	0 1 0	1 1 0	1 0 0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q4	1 1 0	1 1 1	0 0 1	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q5	1 1 1	1 0 1	0 1 0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q6	1 0 1	1 0 0	0 0 1	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0
q7	1 0 0	0 0 0	1 0 0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0

$T_1 = \overline{Q_2} \overline{Q_3}$        $T_2 = \overline{Q_3} \overline{Q_4}$        $T_3 = \overline{Q_4}$

یک sequence generator برای دست آوردن T.F.F. طریقی نماند.   
 یک ورودی دقت می گیریم که به روشن شدن آن sequence پریش می شود.

Subject:

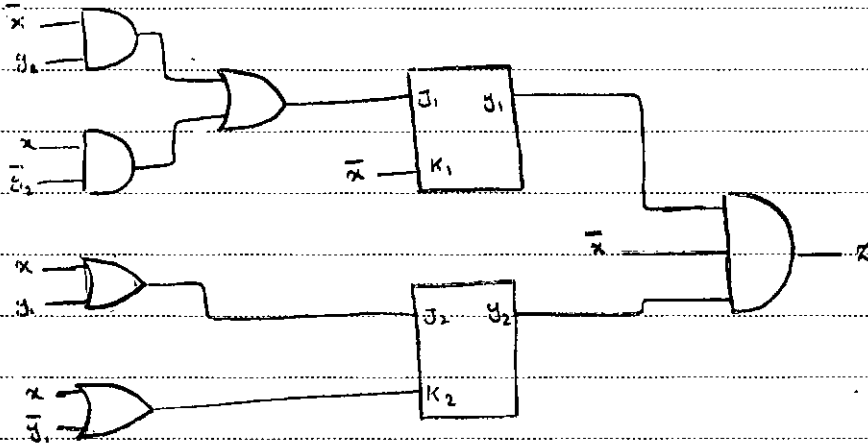
Year. 84 Month. 8 Date. 8 (8)

	0	1	gray code
q <sub>0</sub>	q <sub>0</sub> , 000	q <sub>7</sub> , 111	0 0 0
q <sub>7</sub>	q <sub>7</sub> , 111	q <sub>6</sub> , 100	0 0 1
q <sub>6</sub>	q <sub>6</sub> , 100	q <sub>5</sub> , 110	0 1 1
q <sub>5</sub>	q <sub>5</sub> , 110	q <sub>4</sub> , 101	0 1 0
q <sub>4</sub>	q <sub>4</sub> , 101	q <sub>3</sub> , 011	1 1 0
q <sub>3</sub>	q <sub>3</sub> , 011	q <sub>2</sub> , 001	1 1 1
q <sub>2</sub>	q <sub>2</sub> , 010	q <sub>1</sub> , 001	1 0 1
q <sub>1</sub>	q <sub>1</sub> , 001	q <sub>0</sub> , 000	1 0 0
q <sub>0</sub>	q <sub>3</sub> , 011	q <sub>0</sub> , 000	1 0 0

\* برای مدل جدید شماره تعداد state ؟ زیاد شود (میش از ۳۰ تا) ، برای sequential باید خوبی بحساب می آید

### Analysis of State Machine

وقتی است که برای داریم می خواهیم بسنیم چکار می کند ؟ آن Reverse Engineering نیز می گویند



ساخت ورودی های FF در خروجی می رویم :

$$Z = y_1 y_2 \bar{x}$$

$$J_1 = \bar{x} y_2 + x \bar{y}_2 = x \oplus y_2$$

$$J_2 = x + y_1$$

$$K_1 = \bar{x}$$

$$K_2 = x + \bar{y}_1$$

$$y_1 = J_1 \bar{y}_1 + K_1 y_1$$

$$y_2 = J_2 \bar{y}_2 + K_2 y_2$$

P.S	x=0				x=1				P.S	D	X	1
	J <sub>1</sub>	K <sub>1</sub>	J <sub>2</sub>	K <sub>2</sub>	J <sub>1</sub>	K <sub>1</sub>	J <sub>2</sub>	K <sub>2</sub>				
00	0	1	0	1	1	0	1	1	A 00	00 → A, 0	C, 0	
01	1	1	0	1	0	0	1	1	B 01	D, 0	A, 0	
11	1	1	1	0	1	0	1	1	C 11	B, 1	D, 0	
10	0	1	1	0	0	0	1	1	D 10	B, 0	C, 0	

\* مدارات استنادی

در آن clock نداریم. بزرگترین مشکل در این مدارها race و hazard است (توجه به TFF). در آن با بهره‌گیری از این مدل state عمل می‌شود.

غایب clock

clock skew

more gate required

more wire required

unbalance in distribution

large size & low speed

دقت در مدار که در نتیجه بی نیاز به clock دارند و در برخی موارد دارند. این GAT می‌تواند در چنین مدارها پیاده‌سازی کنند.

\* مدارهای استنادی

Pulse Type

I، ورودی مد زمان نسبی و یکجای نسبی

Level Type

II، یکجای نسبی ندارد

\* مدارات استنادی sequential بسته به جدول انتقال داریم. برای هر ورودی یک ستون داریم

چون وقتی ورودی وجود نداشته باشد مدار تغییر نمی‌کند (چون clock ندارد). برای جدول flow table

گزینه نسبی Present State، Next State داشته باشد. چون clock نداریم باید در هر سطر

یک حالت stable داشته باشد به علت وجود مشکل پایداری. در هر تغییر تنها یک بیت می‌تواند تغییر کند

نه همیشه چون فعال شدن در چند ورودی به علت شدن clock برای synchronize کردن عمل است مدار  
 و به حالات نشانه خبره. سائل ورودی pulse type تقریباً مانند مدارهای منطقی است.

\* در Flow Table :

- در حالات باید راه را هم می کشیم.
- در حالت تغییر بیش از یک ورودی، حالت با don't care است یا خودش است.
- پیچیدگی نمی توان don't care را در پس داد.

	00	01	11	10
1	①, 0	3, 1	⑦, 0	4, 0
2	②, 0	4, 1	—	4, 0
3	③, 1	③, 1	1, 0	4, 0
4	3, 1	④, 0	1, 0	④, 0

\* برای حل سائل شدن

- هر سطر باید یک حالت stable داشته باشد.
- هر transition باید از حالت پدیدار شروع شده و به یک حالت پدیدار خاتمه یابد.
- هر transition نمی توان یک خانه don't care را در پس داد.
- در هر transition تطبیق ورودی تغییر نمی یابد.

\* حداقل Fundamental : به جدولی تبدیل از هر حالت پدیدار شروع کنی به حالت پدیدار ختم شود.

\* حداقل Fundamental  
 (SOC) Single Output Change  
 (MOC) Multiple Output Change



کتاب Black Box آزمون با ورودی pulse-type این کتاب دیون ورودی  $x_1 - x_2 - x_2$  خروجی آن به فرم  $x=1$  گردد. طار مبرهه را بسازید.

$y_1, y_2$	$x_1$	$x_2$	$x_1$	$x_2$	$x_1$	$x_2$
0 0	0	0	00	00, 0	01, 0	$x_1 \leftarrow q_1$ 91, 0    92, 0
0 1	0	1	01	00, 0	11, 0	$x_1 - x_2 \leftarrow q_2$ 91, 0    93, 1
1 1	0	0	11	00, 0	11, 0	$x_2 \leftarrow q_3$ 91, 0    93, 0
1 0	-	-	10	-	-	

validation یعنی تحلیل مدار با حالتی مختلف ورودی در ثابت کردن صحت عمل مدار به ازای این حالتی ورودی.

$Z = \bar{y}_1 \bar{y}_2 x_2$

$y_1, y_2$	$x_1$	$x_2$	$y_1, y_2$	$x_1$	$x_2$
0 0	0	0	00	0	0
0 1	0	1	01	0	1
1 1	0	0	11	0	0
1 0	-	-	10	-	-

$x_1: 0-1-0-0$   
 $x_2: 0-0-1-1 \Rightarrow Z: 0-0-0-1 \checkmark$   
 $x_1: 0-0$   
 $x_2: 0-1 \Rightarrow Z: 0-0 \checkmark$

$T_2 = y_2 x_1 + \bar{y}_2 x_2$      $T_1 = x_1 y_1 + \bar{y}_1 x_2$



\* A set of compatible sets  $C = \{C_1, C_2, \dots\}$  is "Closed" if every  $C_i \in C$ , all the implied sets  $(C_{ij})$  are contained in some elements of  $C$  for all  $I_j$ .

\* Let  $C_i =$  compatible set of states

$C_{ij} =$  set of next states implied by  $C_i$  for input  $I_j$

Class Set  $P_i$  implied by  $C_i$  is the set of all  $C_{ij}$  such that:

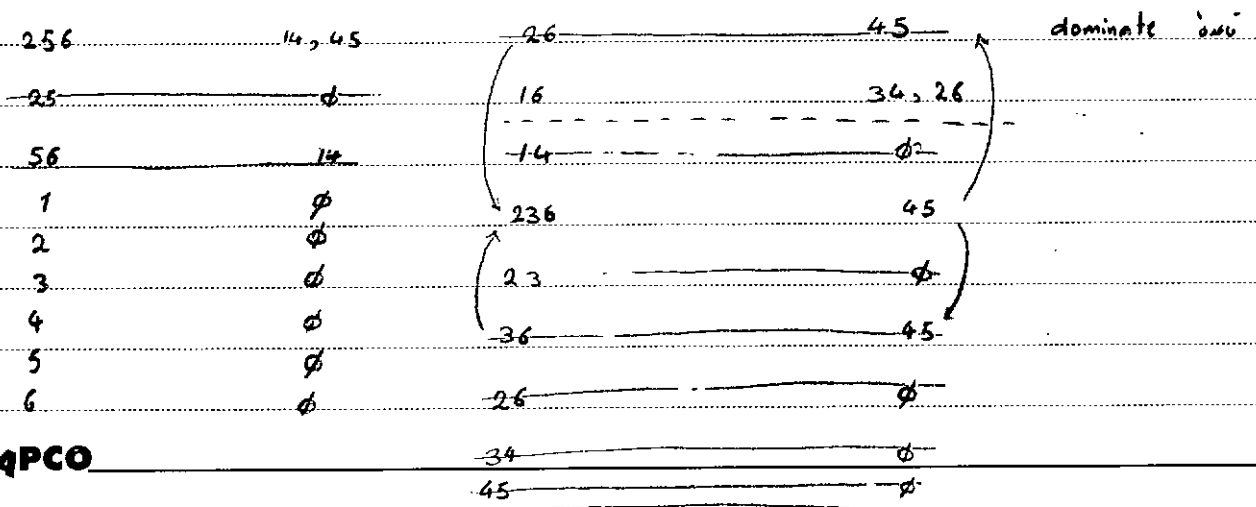
1.  $C_{ij}$  has more than one state or null
2.  $C_{ij} \not\subseteq C_i$
3.  $C_{ij} \not\subseteq C_{ik}$  if  $C_{ik} \in P_i$

	$I_1$	$I_2$	$I_3$
1	3, 0	—	2, —
2	—	4, 0	6, —
3	5, 1	—	—, 0
4	—	1, 1	—
5	1, —	—	6, —
6	4, —	5, —	6, —

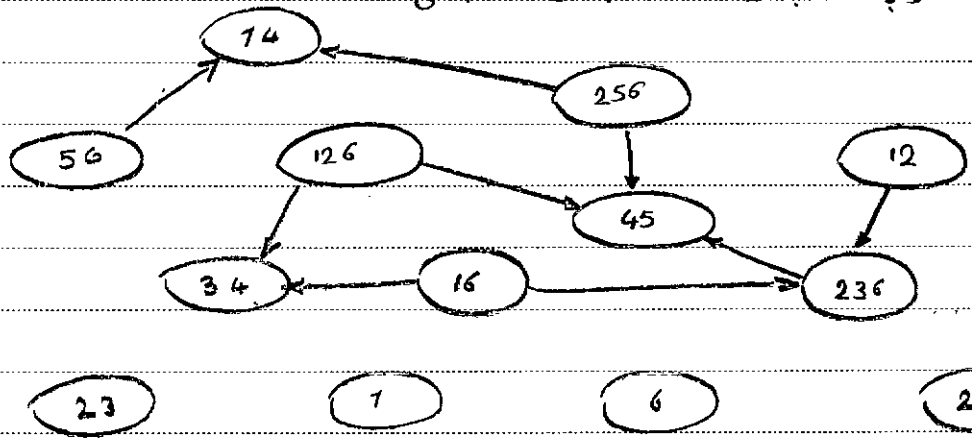
mc's:  $\{126, 14, 236, 34, 45, 256\}$

کمزور حالتیں ہم مای لویڈ لہ حد اکثر سیرت state

$C_i$	$P_i$
126	34, 45, <del>26</del> $\rightarrow C_i$ $\rightarrow$ $C_i$ $\rightarrow$ $C_i$
14	26



نردی که در جدول یعنی باید در آن طبقه نشود، prime compatible می باشد.



\* بر 26 توسط 236 طبقه شده است.  
 دنبال نردی هستیم که بیشترین طبقه در ردی داشته باشد. « 45 »  
 236 به 45 اشاره می کند پس آنرا نیز انتخاب می کنیم (البته از انتخابها)  
 12 به 236 اشاره می کند.

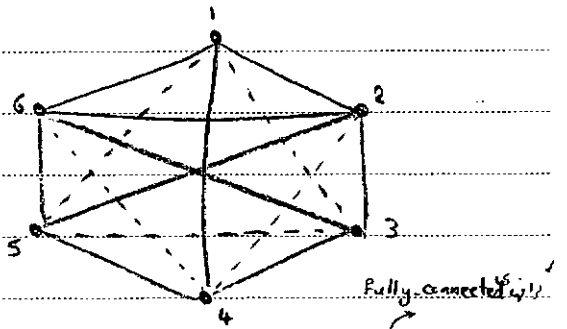
« closed » : 16 ، 236 ، 45 : (کار در قابلیت با هم 3 بود)

	$I_1$	$I_2$	$I_3$		$I_1$	$I_2$	$I_3$
Ⓐ 12	B, 0	C, 0	B, -	Ⓐ (126)	B, 0	C, 0	A, -
Ⓑ 236	C, 1	C, 0	B, 0	Ⓑ (34)	C, 1	A, 1	-, 0
Ⓒ 45	A, -	A, 1	B, -	Ⓒ (45)	A, 1	A, 1	A, -

1	3, 0	—	6, -
2	—	4, 0	6, -
3	5, 1	—	—, 0
4	—	1, 1	1, -
5	1, -	—	6, -
6	2, -	5, 0	6, -

mc's .  
 class set .  
 implication graph .  
 M' table .

2	✓				
3	X	✓			
4	1,6	X	✓		
5	1,3	✓	1,5	1,6	
6	3,2	4,5	2,5	1,5 1,6	✓
	1	2	3	4	5



MC's = {126, 236, 256, 14, 45, 35}

$L = \{5, 6\}$

min. Comp's = {135, 24, 46}

$S_0 = \{5\} \Rightarrow L = \{56, 45\}$

$S_3 = \{4, 6\} \Rightarrow L = \{34, 36, 45, 56\}$

$S_2 = \{3, 5, 6\} \Rightarrow L = \{23, 236, 25, 256\}$

$S_1 = \{2, 4, 6\} \Rightarrow L = \{126, 14\}$

$L = \{34, 45, 14, 236, 256, 126\}$

2				
3	X			
4		X		
5	X		X	
6				
	1	2	3	4

$L = \{5, 6\}$

$S_0 = \{6\} \Rightarrow L = \{46, 5\}$

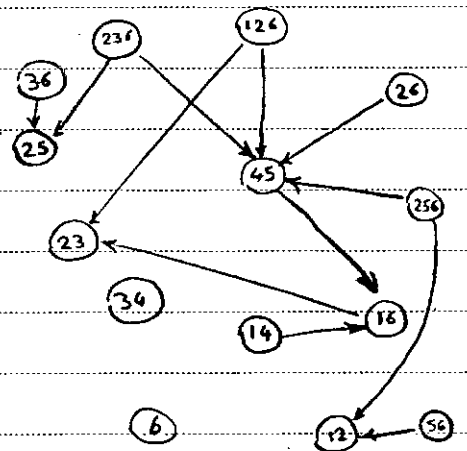
$S_3 =$

$S_2 =$

$S_1 =$

$P_i$	23, 45	25, 45	12, 45	16	16	34	1	2	3	4	5	6
$C_i$	126	23	256	14	45	34	1	2	3	4	5	6

- 126
- 23
- 236
- 256
- 14
- 45



الحل: 45, 16, 23

	$I_1$	$I_2$	$I_3$
(A)	16	B, 0	C, 0
(B)	23	C, 1	C, 0
(C)	45	A, -	A, -

Subject:

Year.      Month.      Date. ( )

	2	1
1	5, 2	1, 2
2	4, 2	2, 2
3	5, -	3, -
4	1, 1	1, 1
5	1, -	2, -

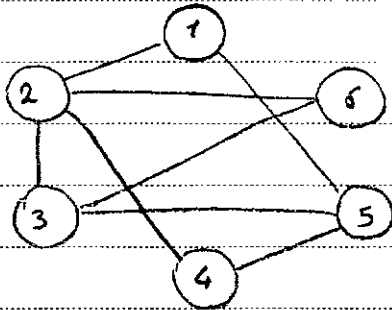
☑

	$x_1, x_2$			
	00	01	11	10
1	2	①	①	①
2	②	6	4	②
3	2	③	③	6
4	5	④	④	2
5	⑤	3	1	⑤
6	2	⑥	3	⑥

این جدول را در کد ۷٪ matrix از دست آورد.

همه ی پیچیده node adjacent →

node	adjacent
1	2, 5
2	6, 6, 3, 1
3	6, 5
4	2, 5
5	3, 1, 4
6	2, 3



$$m = \lceil \log_2 6 \rceil = 3$$

$x_1, x_2$	00	01	11	10
0	stable 2	1	stable 5	3
1	buffer 2	4	5	6

جدول گذاری همه ی پیچیده

unicode !!!

adjacent

main adjacent

gray code

$x_1, x_2$	00	01	11	10	$y_1, y_2, y_3$	P.S
000	001	001	000	000	000	2 <sup>a</sup>
001	101	011	001	001	001	2 <sup>b</sup>
011	011	011	001	001	011	4
001	010	010	010	010	010	1
110	100	010	110	110	110	5 <sup>a</sup>
111	110	110	111	111	111	5 <sup>b</sup>
001	101	100	101	101	101	6
000	100	100	101	101	100	3

universal

$$S_0 = \lceil \log_2 n \rceil$$

کمینه تعداد فلپ فلاپی که برای دست آوردن جواب احتیاج داریم

$$uni = 2S_0 - 1$$

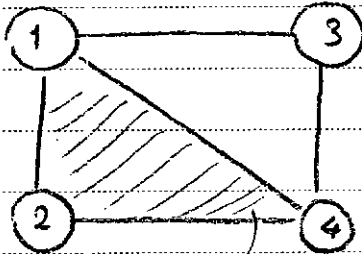
در پیشینه تعداد فلپ فلاپی عبارتند از:

Subject: \_\_\_\_\_

Year: \_\_\_\_\_ Month: \_\_\_\_\_ Date: ( )

	00	01	11	10
1	①	2	3	①
2	②	②	4	1
3	1	4	③	③
4	1	④	④	3

node	adjacent
1	2, 3, 4
2	4, 1
3	4, 1
4	1, 2, 3



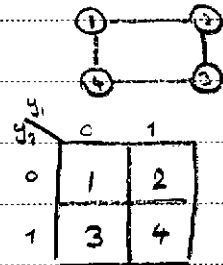
$y_3$	00	01	11	10
0	1	4	4	2
1	1	3	—	—

ملف دار پس unicode غی شود

اگر بخایم راجل unicode بدلیسیم چه می توان کرد؟

	00	01	11	10
1	①	2	3	①
2	②	②	4	1
3	1	4	③	③
4	①→③	④	④	3

node	adjacent
1	2, 3
2	4, 1
3	4, 1
4	3, 2

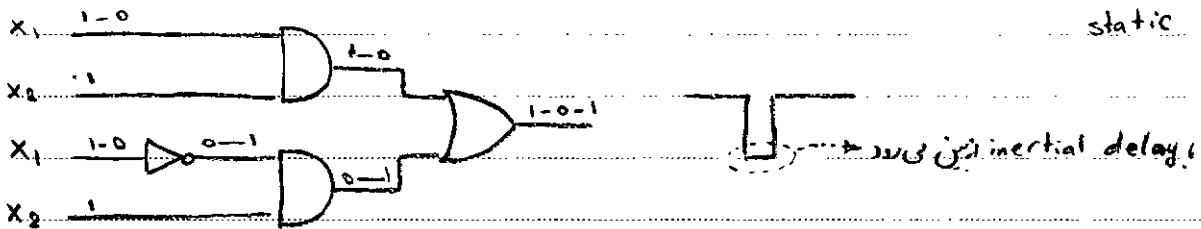


هضف 1 می توان ملف دار پس بود...

\* انواع Delay

- طبیعی stray ← در ذات خود مدار موجود است.
- مصنوعی inserted ← زمانی که طراحی می کنند تا بهترین را ایجاد کنند.
- pure delay : تاخیر آن مشابه ثبت است.
- inertial delay : اگر کندی باشد سیگنال ورودی از تاخیر خود عبور نمی کند و باید صبر کند تا زمانی که سیگنال ورودی تغییر کند تا آن سیگنال به مدار برسد.

\* Hazard



static

\* انواع Hazard

Combinational I

static •

dynamic •

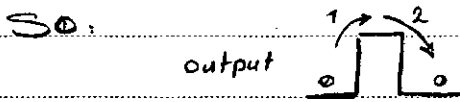
Sequential II

steady state •

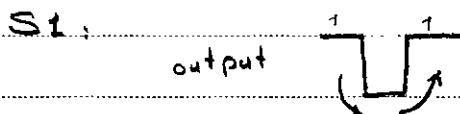
output •

essential •

\* Static Zero/One Haz.



تعداد تغییرات خروجی ندهج است.



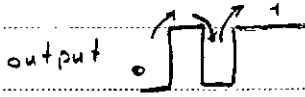
تعداد تغییرات خروجی ندهج است.

Subject:

Year. Month. Date. ( )

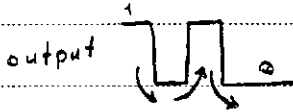
### Dynamic Hazard \*

$D^{+1}$

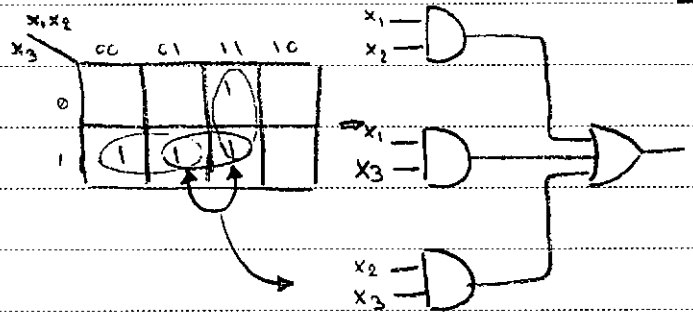
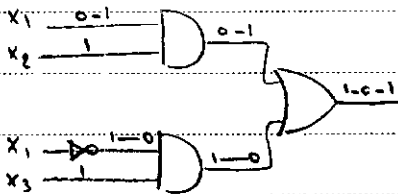
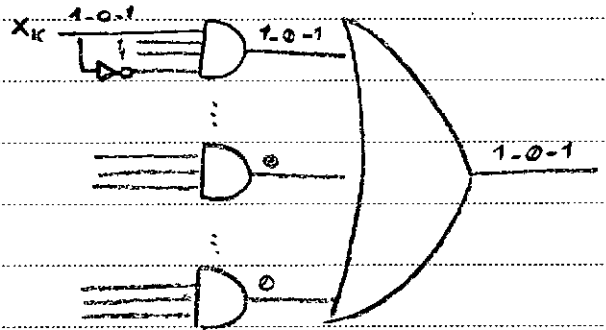
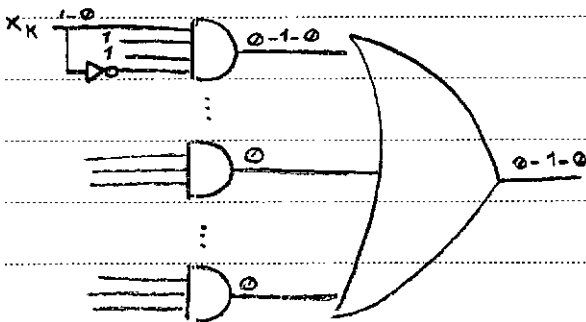


بر تعداد فرد تغییر می کند

$D^{-1}$



Some of Products *بر تعداد زوج تغییر می کند*

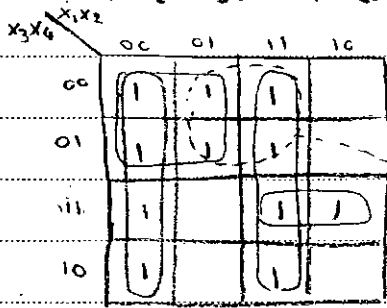


راه دیدن این بدون hazard استوار *delay element* که همیشه ندارد می کنند  
 برای همین در سیستم های functional از مدارهای استوار استفاده می کنند



$$E(x) = \bar{X}_1(\bar{X}_2 + \bar{X}_3) + (X_1 + \bar{X}_2)(X_2 + X_3X_4)$$

کتاب تاریخ static, dynamic دار این بداند.

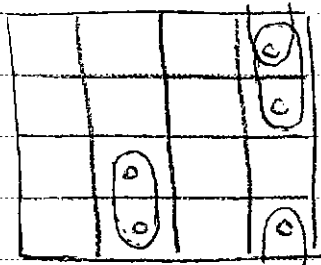


$$\bar{E}(x) = \bar{X}_1X_2 + \bar{X}_1\bar{X}_3 + X_1X_2 + X_1X_3X_4 + X_2\bar{X}_2 + \bar{X}_2X_3X_4$$

الآن - S1 مشغولیم (بس به عبارت در بر واضح)  $(X_2\bar{X}_3)$

حل به عبارت را مکتوب می کنیم اصل برای حالت static است بعد از حذف کرد

$$\bar{E}(x) = X_1\bar{X}_2X_3 + X_1X_2\bar{X}_4 + \bar{X}_1X_2X_3$$



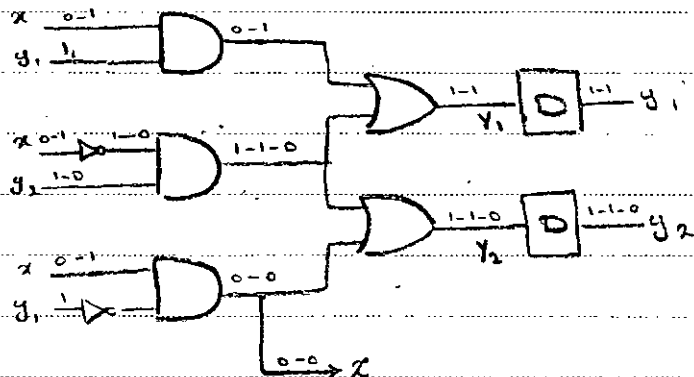
لان - S0 مشغولیم (از کار نمی کنیم hazard داریم)

حال برای حالت dynamic متغیر  $X_1=1$  و  $X_3=1$  و  $X_4=0$  در عبارت اول می گذاریم می بینیم  $E(x) = X_2 + X_2\bar{X}_2$  شده است پس dynamic داریم.

\* برای زمین بردن dynamic hazard می توان از inertial delay استفاده کرد.

Sequential Hazard

	0	1	$y_1, y_2$
1	①, 0	2, 1	0 0
2	3, 0	②, 1	0 1
3	⑤, 0	4, 0	1 1
4	1, 0	④, 0	1 0

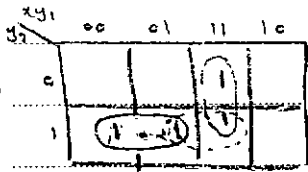


Steady state : در دوری تاریخ می دم جدول کارونوی دوری کار می کنیم.

Subject: \_\_\_\_\_

Year. \_\_\_\_\_ Month. \_\_\_\_\_ Date. ( ) \_\_\_\_\_

$$Y_1 = xy_1 + \bar{x}y_2$$



$$Y_1 = xy_1 + \bar{x}y_2 + y_1y_2$$

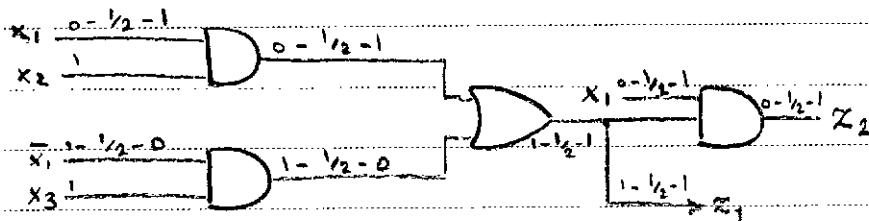
Let  $I_1$  &  $I_2$  be two adjacent input states and  $q_i$  is an initial state  $x$  of a flow table, such that  $N(q_i, I_1) = q_j$  and  $N(q_i, I_2) = q_k$  the flow table contain essential hazard for the  $I_1 \rightarrow I_2$  transition from state  $q_i$  if the input sequence  $I_1 I_2 I_1$  applied to the total state  $(q_i, I_2)$  results in a final state  $q_k \neq q_j$

essential hazard

	$x_1, x_2$				$y_1, y_2$	
	00	01	11	10		
1	①	2	2	①	0	0
2	3	②	②	1	0	1
3	③	③	2	③	1	1

initial inserted

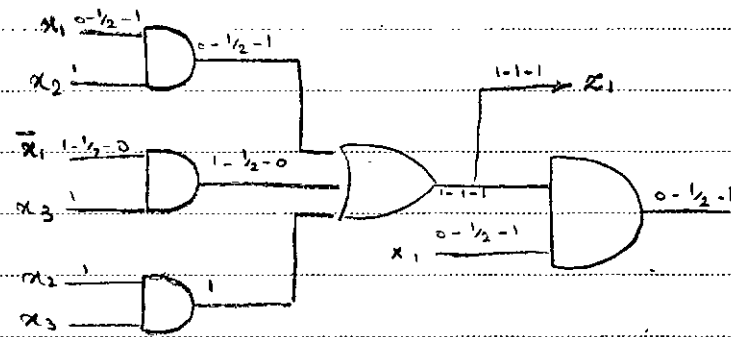
static hazard (جای شفت)



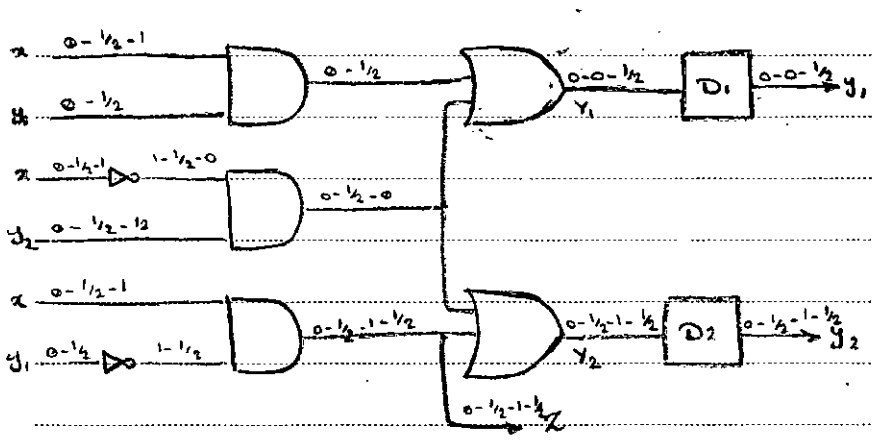
AND gate

$$x_1 = 1, x_2 = 1 \rightarrow S_1$$

$$x_1 = 0, x_2 = 0 \rightarrow S_0$$



hazard x



	0	1	0, 1
1	①, 0	2, 1	0 0
2	3, 0	②, 1	0 1
3	③, 0	4, 0	1 1
4	1, 0	④, 0	1 0

\* بر اساس static hazard با هم در مدارهای ترتیبی نشان می دهد و فقط گاهی در مدارهای feed back یا در چند loop نیزند.

\* بر نیشگاهی

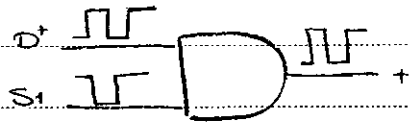
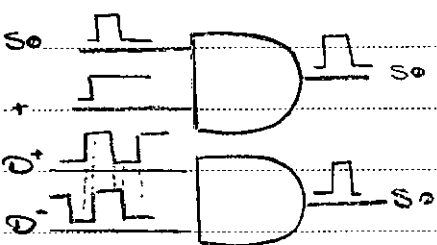
- 0 : low
- 1 : high
- : high → low
- + : low → high
- so :
- s1 :
- D+ :
- D- :

این موارد NOT تولید به سرعت در زمانی هستند.

Subject: \_\_\_\_\_

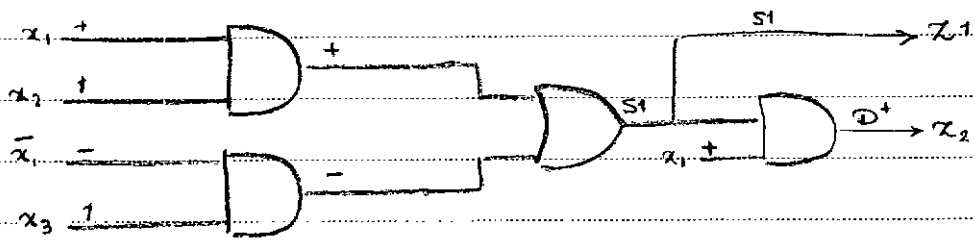
Year: \_\_\_\_\_ Month: \_\_\_\_\_ Date: ( ) \_\_\_\_\_

AND	1	0	+	-	S1	S0	D+	D-	OR	1	0	+	-	S1	S0	D+	D-
1	1	0	+	-	S1	S0	D+	D-	1	1	1	1	1	1	1	1	1
0	0	0	0	0	0	0	0	0	0	1	0	+	-	S1	S0	D+	D-
+	+	0	+	S0	D+	S0	D+	S0	+	1	+	+	S1	S1	D+	D+	S1
-	0	S0	-	D-	S0	S0	D-	-	1	-	S1	-	S1	D-	S1	D-	
S1	S1	0	D+	D-	S1	S0	D+	D-	S1	1	S1	S1	S1	S1	S1	S1	S1
S0	S0	0	S0	S0	S0	S0	S0	S0	S0	1	S0	D+	D-	S1	S0	D+	D-
D+	D+	0	D+	S0	D+	S0	D+	S0	D+	1	D+	D+	S1	S1	D+	D+	S1
D-	D-	0	S0	D-	D-	S0	S0	D-	D-	1	D-	S1	D-	S1	D-	S1	D-



شماره در حالت  
 worst-case  
 کاری که یعنی  
 باید روی هم  
 می افتند.

AND شماره minimum در اینجا را چه روی ۱۰



**\* عیب یابی و آزمون**

ترتیبی از ورودی

$I = \overline{111}$

	0	1
A	A, 1	B, 0
B	B, 0	C, 0
C	C, 0	D, 0
D	A, 1	D, 1

state	output	final state
A	000	D
B	100	D
C	110	D
D	111	D

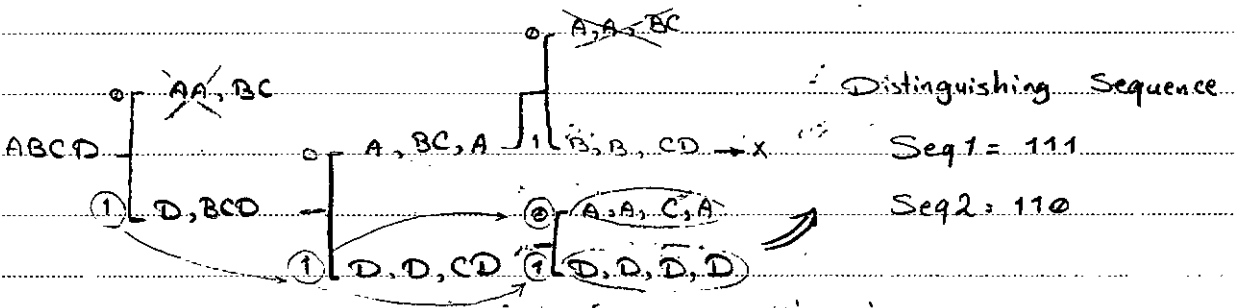
**Distinguishing Sequence**

ترتیبی از ورودی که با دادن آن به مدار، Initial State آن مشخص می شود.

**Homing Sequence**

ترتیبی از ورودی است که با دادن آن به مدار، Final State آن مشخص می شود.

استناد از successor tree برای distinguishing sequence



① به تعداد ستونهای جدول درخت استنتاج هر ردیف

② بر اساس خروجیها آنها جدا می کنیم

③ اگر یکی از عناصر نود در خروجی تکراری باشند آنها را ادامه نمی دهیم

④ اگر عناصر یک نود عیناً مانند یکی از اعداد خود باشند آنها را ادامه نمی دهیم

⑤ اگر عناصر همه چیز را در یک (single states) باشند به جواب گفته می دهیم و بقیه را نادیده می گیریم

Subject:

Year. Month. Date. ( )

I. state	I=111		I=110		راه آسان
	output	F. state	output	F. state	
A	000	D	000	C	
B	100	D	100	A	→ output همه یانیتیز
C	110	D	110	A	
D	111	D	111	A	

در استاده از successor tree های پیش homing sequence  
 دقیقاً همین distinguishing seq میماند با تفاوت اینکه اگر نزدی جوابی دیگری پیدا شد  
 (A A B) از بیم آنکه ادا می دهیم پس تمام distinguishing seq & homing هم هستند

\* شرط وجود داشتن homing seq

1. fully specified - don't care
2. strongly connected - زیر state ترانز ابری رویت

I. state	I=010		F. state
	output		
A	001		B
B	000		C
C	100		A
D	001		B

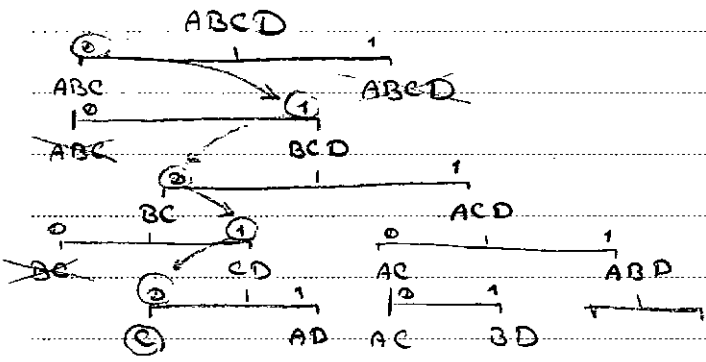
→ output اصلاً یانیتیز

\* Transfer Sequence

بعد از رفتن به state ورودی که ردیف می شوند تا تمام state دیگری برسند

\* Synchronizing Sequence

ماشین در هر state باشد این seq به state خاصی می رسند و اثر ماشینها مانند آن هستند  
 این seq به state خاصی نرسد. اصلاً خودی خاصی ندارد. همین دلیل نودگی آنها می  
 باشد که ترانز خط می خوانند.

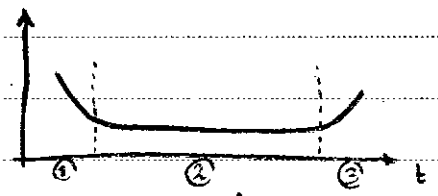


Sync: 01010

از هر حالتی به C می رود.

\* معنی زندگی یک صیغ

faults



1. manufacturing
2. useful
3. old

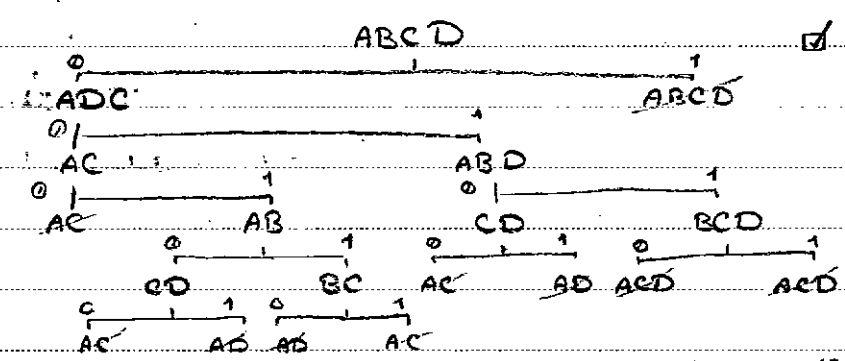
\* قابلیت تست در مدار کمی با قابلیت زیر بالاست:

- Synchronizing Seq.
- Transfer Seq.
- Distinguishing Seq.
- Homing Seq.

(تست مدار دارای آن است.)

• Checking Seq. (تست کردن)

	0	x	1
A	C, 0		B, 0
B	D, 1		C, 0
C	A, 1		A, 0
D	C, 0		D, 0



خروجی مهم نیست پس:

"AD, CC" → "ADC"

Sync: 01010

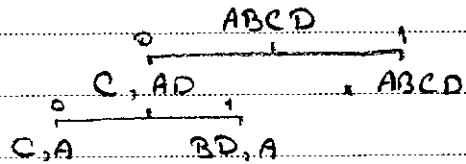
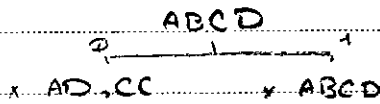
C- می بینم

Subject:

Year. Month. Date. ( )

Distinguishing : x

Homing : 00

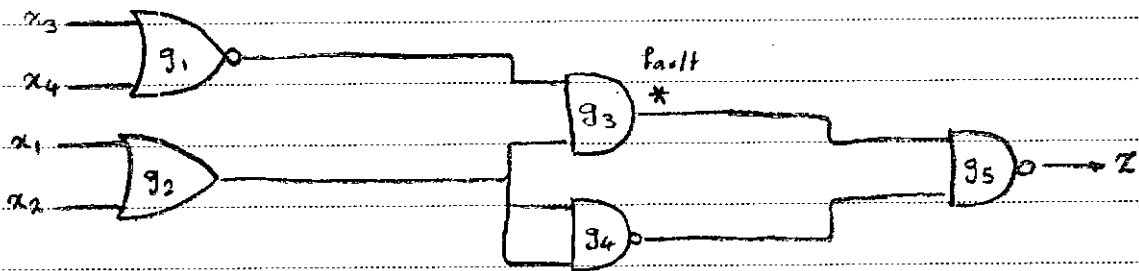


I. state	output	F. state	← Testing Table
A	01	A	
B	10	C	
C	10	C	
D	01	A	

Checking Seq: 01010 + 0 + 00

→ C → A → A (خوبی: 01)

تست Fault بررسی Boolean Difference



$$F = x_1 x_3 + x_1 x_4 + x_2 x_3 + x_2 x_4$$

فرض می کنیم جواب ما دارای fault باشد، در جواب ورودی استاندارد F باشد در جواب درست آمده Fx باشد، وجود fault در حالتی است که:

$$F \oplus F_x = 1$$

حال از معادله هر دو دی که بر آن شکل داریم، آنرا مشتق می گیریم:

$$\frac{df}{dx_i}$$

$$= \dots$$

$$\frac{df}{dx_i} = \dots$$

$$\frac{df}{dx_i}$$

در عبارت تست ما خواهد بود:

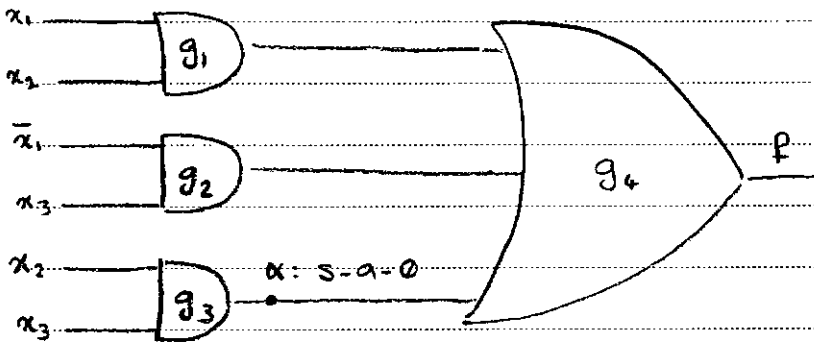


سبب نشان دادن:

بر ورودی  $x_3$  شیب داریم که «stack at one» پس « $\bar{x}_3$ » (یعنی همان شیب داریم)  
 $T = [ (f(x_3=0)) \oplus (f(x_3=1)) ] \cdot \bar{x}_3$

$$T = [ (x_1 x_4 + x_2 x_4) \oplus (x_1 + x_2) ] \cdot \bar{x}_3 = [ (\bar{x}_1 + \bar{x}_4)(\bar{x}_2 + \bar{x}_4)(x_1 + x_2) ] \bar{x}_3 = \dots + \dots$$

برای برابری این عبارت یک نیست است

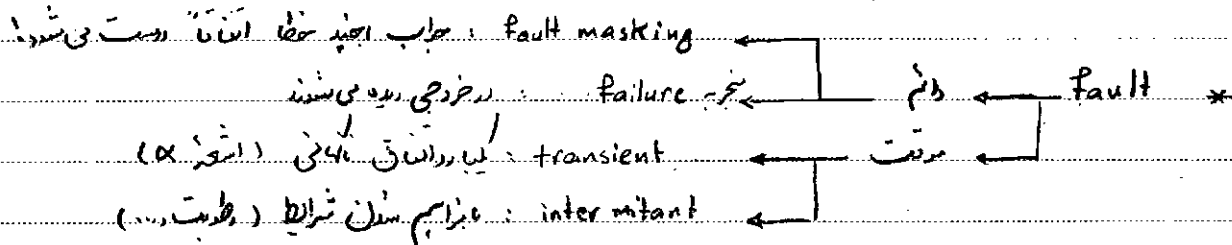


دانش  $g_3$  را بررسی کنیم  $\alpha = s-a=0$

$$f = x_1 x_2 + \bar{x}_1 x_3 + g_3$$

$$T = [ (1) \oplus (x_1 x_2 + \bar{x}_1 x_3) ] g_3 = (\bar{x}_1 + \bar{x}_2)(x_2 + \bar{x}_3) g_3 = (x_1 \bar{x}_2 + \bar{x}_1 \bar{x}_3 + \bar{x}_2 \bar{x}_3)(x_2 x_3) = 0$$

این مدار فاقد تست است و fault آن توسط خود مدار حضور پیدا می کند. حال اگر  $\alpha = s-a=1$  باشد fault نشان می دهد.



Subject:

Year. Month. Date. ( )

X: 00000100 1000010 Test Sequence

Z: 01001000 1001001 output (correct)

state این جدول A, B, C باشد, Initial State این A باشد جدول این بود

	0	1
A	B, 0	B, 0
B	C, 1	C, 1
C	A, 0	C, 0

state = A B C A B C C A B C A B C A B

\* FSM: ماشینی هستند که ورودی را می گیرند، encode می کنند و output تولید می کنند.  
 ماشینی Information lossless خودی را برنده، decode کرده و ورودی را برست می آورند.  
 در همه موارد:

I > I h 1

output + Init state => input

II > I h 2

output + Final state => input

III > G I L (general)

output + Init state + Final State => input

این ماشینه عمل خود را به کمک state table انجام می دهند

	0	1
1	1,0	2,1
2	1,1	4,0
3	4,0	3,1
4	2,0	4,1

output : 1 0 1

init state = 1

out = 1 0 1

state = 1 4 4

In = 1 1 1

آرودیاب سطر چند خروجی میسازد و اینستیم باید آنرا مشاهده کنیم

: Lemma 1

A sequential machine  $M$  is IL1 iff  $Z(q_i, I_j) \neq Z(q_i, I_k)$  for all  $I_j \neq I_k$ .

: Lemma 2

A sequential machine  $M$  is IL2 if no next state output entry  $(q_i, z_j)$  appear more than once in the state table.

	0	1
1	1,0	2,0
2	2,1	3,1
3	4,1	1,1
4	4,0	3,0

Output = 0 1 1

Final state = 4

out = 0 1 1

state = 1 2 3 4

input = 1 1 0

: Lemma 3

IF some  $(q_i, z_j)$  entry appears in state table more than once the **P4PCO** machine is IL2 only if  $(q_i, z_j)$  does not appear in different columns of state table.

Subject:

Year.      Month.      Date. ( )

		X (output)			
		0	1	0	1
1	3,0    2,0	1	3	1	3
2	3,0    2,0	2	4	2	4
3	4,1    1,1	3	—	12	—
4	4,1    2,1	4	34	—	34
		12	34	12	34
		34	34	12	34

initial state

Test Table

out put: 0000      F.S: 3

out:	0	0	0	0	out:	1	1	1	1	
state:		12	12	12	3	state:	34	34	34	4
input:	1	1	1	0	input:	0	0	0	0	
out:	1	0	0	1						
state:	34	12	12	34	4					
input:	1	1	0	0						

: Lemma 4

A sequence machine M is GIL iff no initial state has two or more identical entries, **AND** no two states with the same (N,Z) entry are in the same set of the test table.

		X			
		0	1	0	1
1	3,0    0,1	1	4	3	4
2	4,0    3,1	2	3	4	3
3	1,0    2,0	3	—	12	—
4	3,1    4,1	4	34	—	34
		12	34	34	34
		34	12	12	34

next state

Test Table

forbidden sets: 14, 24

Subject: 19

Year. Month. Date. ( )

out put: 00010 F.S = 2 I.S = 1

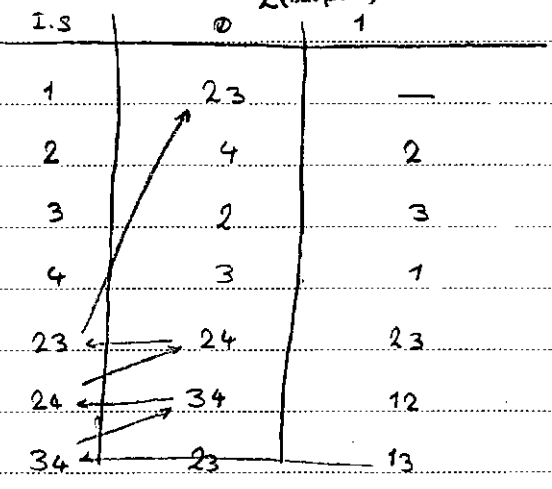
out: 0 0 0 1 0

state: 1 3 ~~2~~ ~~4~~ ~~3~~ ~~2~~

input: 0 ? 0 ? ?  
1 0 1

	0	1
1	<u>2,0</u>	<u>3,0</u>
2	4,0	2,1
3	3,1	<u>2,0</u>
4	1,1	<u>3,0</u>

forbidden sets: 14 <sup>(3,0)</sup>, 13 <sup>(2,0)</sup>



output: 00010 I.S = 1 F.S = 2

out: 0 0 0 1 0

state: 1 23 24 34 13 2~~X~~

input: ? ? ? 0 ?

در صورتی که مسئله به شکل زیر می آید  
 برای پیدا کردن آن output را به شکل زیر درج می کنند. از آخر جدول به اول آن می رویم و  
 به آخر آن (2,0) اضافه می کنیم.

